

Super-ALIS の現状

細川 照夫, 中島 雅之, 山田 浩治

NTT LSI研究所

Present Status of Super-ALIS

Teruo HOSOKAWA, Masayuki NAKAJIMA and Kohji YAMADA

NTT LSI Laboratories

Nippon Telegraph and Telephone Corporation (NTT) started X-ray lithography research in mid-1970s by developing masks, steppers, and X-ray sources. On the basis of their results, NTT then started to construct the superconducting compact storage ring, Super-ALIS, for nano-technologies in 1985, and began using it in 1989 to develop future low-power-consumption telecommunication LSIs. This paper introduces NTT's SR facility and its applications to LSI technologies, including the latest results.

1. はじめに

1970年頃に紫外線露光方式の波長限界を打ち破る将来のLSIパターン転写技術として、X線を利用する手法が提案された。日本電信電話株式会社(NTT)においても1970年中頃からX線リソグラフィの研究に着手し、X線マスク・ステッパ・X線源等を開発してきた。しかし、従来の光源の強度や清浄性が生産技術として見た場合、大きな問題であった。これらの問題を一挙に解決するX線光源としてSRに注目し、1983年からフォトンファクトリのビームラインを利用して、SRリソグラフィの研究に着手した。これらの研究に基づき、

NTT LSI研究所では、世界に先駆けて、SRリソグラフィを主目的としたSR施設の建設を1985年に開始し、1988年から将来の通信用低消費電力LSIの開発に向け使用開始している。SR施設が稼働して今年で5年を経過した。ここでは、NTT SR施設の概要を紹介すると共に、その発展経過や現状を最近の研究成果も含めて述べる。

2. NTT SR施設の概要

図1にNTT SR施設の平面図を示す。施設は2台の電子蓄積リング、Super-ALIS¹⁾・NAR²⁾と1台の入射用線形加速器³⁾、およびこれらを結ぶ3系

NTT's SR Facility

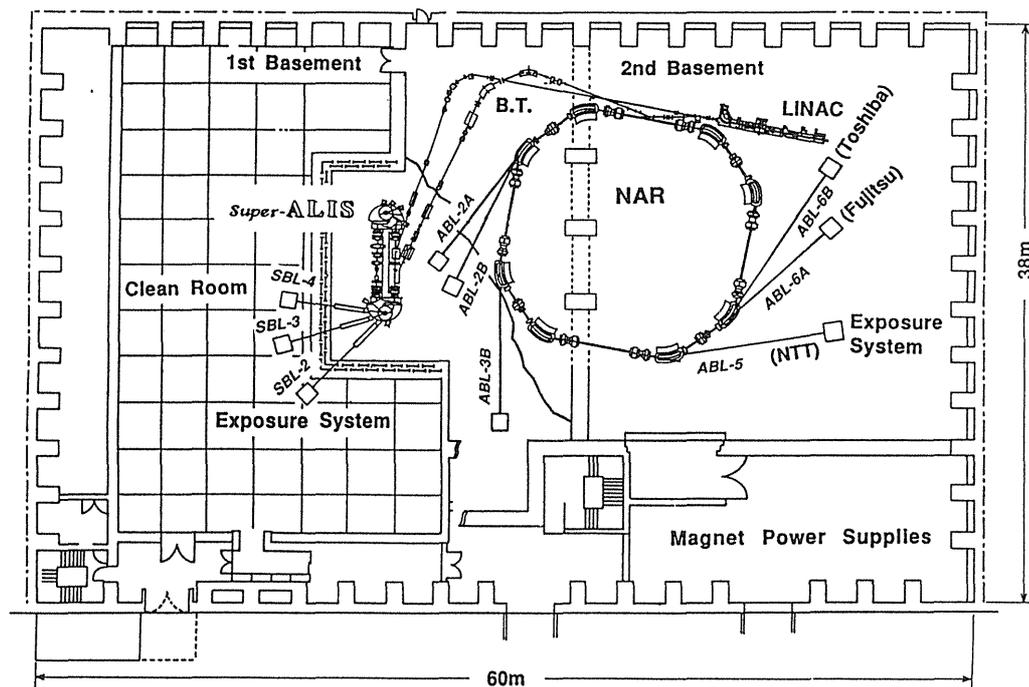


Fig.1 NTT's SR Facility. The two-story SR building is buried underground.

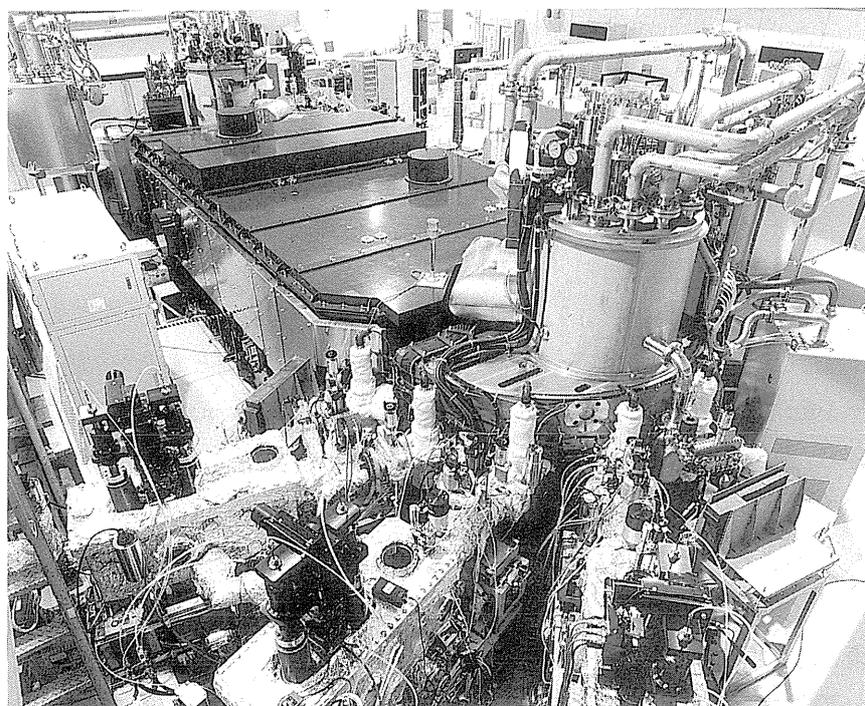


Fig.2 A photograph of the Super-ALIS, showing SBL-2 through SBL-4 (right to left). These beam lines are introduced into the clean room.

Table 1 Basic Parameters of Super-ALIS and NAR

	<i>Super-ALIS</i>	<i>NAR</i>
Energy	600 MeV	800 MeV
Critical Wavelength	17.3 Å	20.2 Å
Injection Energy	15 MeV (LEI) 520 MeV (HEI)	15 MeV —
Magnetic flux density	3 T	1.44 T
Bending Radius	0.66 m	1.85 m
Betatron Number ν_x	1.565	3.15
ν_y	0.556	1.46
Harmonic Number	7	22
Ramping Time	13 sec (min.)	1 sec (min.)
RF frequency	124.855 MHz	124.985 MHz
RF Voltage	40 kV	60 kV
Beam Life	4.8h at 500 mA	5h at 120 mA
Vacuum Pressure (No load)	2×10^{-10} Torr	5×10^{-10} Torr
Circumference	16.8 m	52.78 m
Achieved Beam Current	200 mA (LEI, 600 MeV) 740 mA (HEI, 600 MeV) 1215 mA (HEI, 520 MeV)	120 mA (LEI, 800 MeV)

統のビーム輸送系で構成している。建物は地下2階構造であり、地上部は駐車場として使用している。Super-ALISは地下1階部に、NARと線形加速器は地下2階部に設置しており、1階部と2階部の高低差は6mである。偏向磁石電源など速度の遅い電源等は電源室に集中的に配置している。高周波系・パルス磁石系・真空系の電源類は各加速器近傍に配置している。Super-ALIS・NARおよび線形加速器の基本パラメータを表1・表2に示す。また、ビームラインの構成を表3に示す。両リングは低エネルギー(15MeV)入射方式(LEI)を採用している。すなわち、線形加速器で発生させた15MeVの電子をリングに直接入射し、リングの中で最終エネルギー(600MeVおよび800MeV)まで

Table 2 Basic Measured Parameters of the LINAC

Beam Energy	15 MeV
Accelerating Frequency	2856.65 MHz
Beam Pulse width	2.0 μ sec
Beam Current	270 mA
Energy Spread	1% (FW, with ECS)
Beam Size	3.0 mm ϕ
Transverse Emittance	2.1×10^{-6} π mrad
Repetition Frequency	3 Hz max.

加速し、加速終了後そのまま蓄積状態に保つ方式を採用している。この方式により、高価で占有面積の大きいブースター加速器が不用となり、SRシステムの小型・経済化が図れる。入射用の線形加速器は両リングで共用している。Super-ALISは

Table 3 Beam Lines in NTT SR Facility

<i>Super-ALIS</i>		<i>NAR</i>	
SBL-1	—	ABL-2A	Double crystal type monochromometer using multi-layer mirrors (6-15 Å)
SBL-2	SS-2 (SR Stepper)	ABL-2B	Multi-purpose BL (variable structure)
SBL-3	SS-1 (SR Stepper)	ABL-3B	Grasshopper monochromometer (60-250 Å)
SBL-4	XRS 200III (SR Stepper)	ABL-5	SS-0 (SR Stepper)
SBL-5	—	ABL-6A	(SR Stepper, Fujitsu)
SBL-6	(reserved for SR monitors)	ABL-6B	TOXS-1 (SR Stepper, Toshiba)
SBL-7	underconstruction		
SBL-8	underconstruction		
SBL-9	—		
SBL-10			

SRリソグラフィ専用開発した超電導小型電子蓄積リングである。一方、NARは多目的加速器であり、挿入光源を配置するための2箇所の長直線部を持つ蓄積リングであるとともに、通常のシンクロトロンでもあり、加速した電子をリング外に取り出す機能を有している。したがって、リソグラフィ以外のSR応用研究にも広く対応できるとともに、Super-ALISに対するブースタや、高エネルギー電子実験用の電子シンクロトロンとしても使え、将来の高エネルギー粒子ビーム・フォトンビーム技術を開拓するための有力なツールとなっている。NARは外部のユーザにも有償で開放している。現在、株式会社富士通研究所と株式会社東芝がビームラインを設置しており、それぞれ自社開発のステップを利用してリソグラフィ研究を推進している。

< Super-ALIS の概要 >

Super-ALISは2台の180度偏向の超電導磁石を対向させ、その間を2本の直線部で結合したレーストラック型の電子蓄積リングである。Super-ALISはLEIに加えて高エネルギー入射(HEI)モードを備えている。HEIモードでは線形加速器からの電子ビームをNARを用いて200~600MeVまで

予備加速し、予備加速した電子をNARから取り出して、Super-ALISに入射する。直線部にはQD-QF-QDの4極子、6極子、8極子、ビーム動揺機構、125MHzの高周波加速空洞、2組の入射系(HEI用とLEI用)、電流モニタ(Fast CT & DCCT)、プロファイルモニタを配置している。偏向磁石の超電導線材はNbTiである。低温部は超電導コイル周辺のみであり、真空ダクトや鉄磁極は常温である。磁極には残留磁化の小さい材料を採用し、入射時における誤差磁場を小さくしてダイナミックアパーチャを確保することにより、多くの電子を捕獲できるようにした。超電導磁石の設計には3次元磁場解析コードを用いて、偏向磁石だけではなく偏向磁石近傍に配置する多極子磁石を構成する磁性体の影響も含めて解析した。電子軌道に沿った最大磁場強度は3Tである。最大磁場立上げ速度は0.23T/secであり、最短13秒で3Tに励磁できる。各偏向磁石には5本のSR取り出しポートがあり、光反応などのハイパワー実験が可能となるよう、水平方向角度10度のSRが取り出せる構造とした。He冷凍設備は装置直下の別室に配置している。真空系としては、直線部およびビームポート部はイオンポンプ、チタンゲッタポンプを使用し、偏向磁石内はNEGを使用してい

る。総排気量は11230l/sである⁴⁾。直線部の側面と上面は鉛とポリエチレン製の放射線遮蔽で囲っている。偏向磁石部は鉄磁極が放射線遮蔽の役割をしているので、ビーム蓄積中であっても、リング本体直近まで近寄ることが可能である。ただし、ビーム入射時は大量の高エネルギー電子がビーム輸送系とリング内で失われて大量の放射線が発生するので、リング室から退去する必要がある。

< Super-ALIS の発展経過 >

1989年2月3日に15MeV入射方式によりビーム初蓄積に成功した。電流は13mAと少なかったが、超電導小型リングとしては世界で初めてのビーム蓄積であった。その後、電流増加を目的に、ビーム入射・加速の研究を進め、1991年2月には200mAを越えるビーム蓄積電流を達成した。しかし、その後、15MeV入射方式では、これ以上の蓄積電流は達成できていない。これは15MeV入射方式の限界ではなく、超電導磁石の欠陥がその主原因である。

電子を加速する際の磁場ランプアップ時に超電導磁石内各部に渦電流が流れ、これが磁場誤差となり電子加速を阻害する。そこで、設計段階において、これらの渦電流量を評価し、その影響が無視できるように材質や構造などを設計した。特に熱シールドは無酸素銅製であり、磁石冷却時(30°K)の電気抵抗が小さく、渦電流の影響は極めて大きくなる。そこで、この渦電流を防止するために、熱シールドとして閉回路が形成されない構造を採用した。しかし、なんらかの原因で一方の磁石のみに閉回路が形成されたと推測され、2台の偏向磁石間の渦電流量に大差を生じ、これによる磁場誤差が加速初期における大きなビーム損失を誘起し、600MeV時の蓄積電流を制限した。そこで、磁場誤差の影響を低減するために、磁石外部に補正回路を付加する方法を考案した⁵⁾。補正回路としては、受動回路系と能動回路系の2方式

を考案したが、構成がより単純な受動回路系を採用して200mA蓄積を達成した。しかし、受動回路系ではシールド温度の変動に対応できないため、変動に伴う補正残が蓄積電流を200mAに制限している。能動回路系ではこの問題が無くなって補正効果も高まるため、蓄積電流の増加が期待できる。能動回路系の製作は既に終えており、今後、機会を見て実験する予定である。

リソグラフィ光源としての目標電流値(300mA)を早期に実験するために、1992年4月からHEI実験を再開し、同年11月には、500mA蓄積を実現した。NARからの電子ビーム取り出し周期が13secと通常のシンクロトロンと比較してかなり長いですが、1入射当りの入射電流が10mA程度と効率が良いので、図3に示すように500mA蓄積に要する時間は10分程度であり実用上の問題は無い。図4にビーム電流と寿命の関係を示す。500mA時の寿命は4.8時間である。600MeVでの最大蓄積電流は740mAである。このとき入射時(520MeV)の電流は760mAであり、加速中のビーム損失は2.6%と非常に小さい。高周波加速電力不足により600MeVにおける電流は制限される。Super-ALISで蓄積した最大電流は1215mAである。この時のエネルギーは520MeVであり、ビームは1215mA

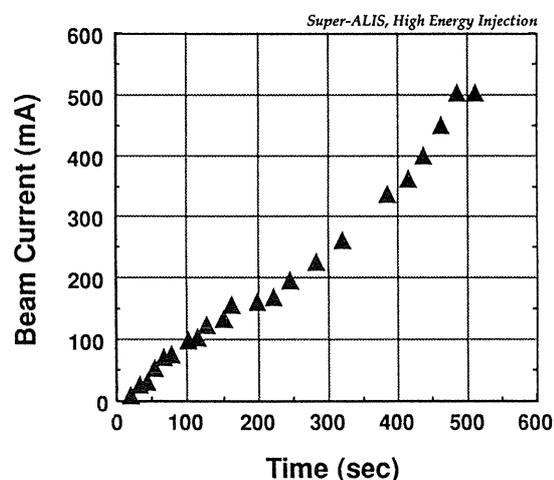


Fig.3 Injected electron beams in the Super-ALIS. Beam energy is 520 MeV.

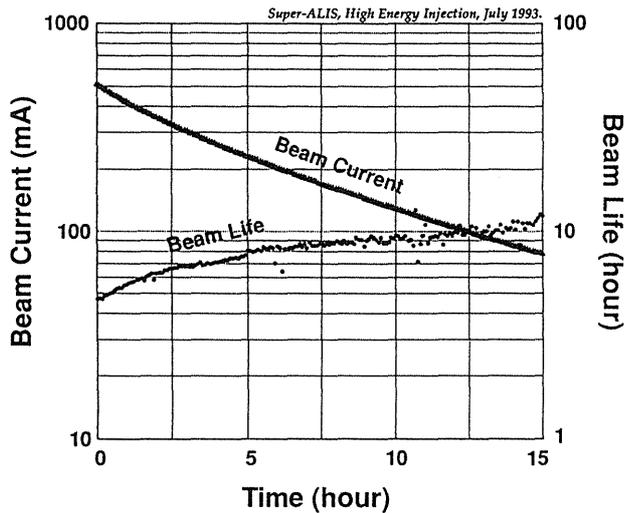


Fig.4 Stored beam current and beam life of the Super-ALIS.

時においても安定であった。ビーム電流を制限しているのは真空ダクト（CT部のセラミックダクト）の発熱である。1215mA時におけるダクト温度は300℃に達し、装置損傷の危険を避けるため、これ以上の電流蓄積実験は行っていない。ビーム寿命は1時間であった。短寿命の原因はダクト発熱に伴う真空度低下であり、局所的に 10^{-7} Torr台まで低下した。

< Super-ALISの現在の運用形態 >

Super-ALISは現在5週を1単位として運用しており、4週をユーザ日、1週をマシン実験日に当てている。5日/週運転で、土曜日・日曜日・祝祭日は運転を停止し、保守・点検・修理・装置調整・物品搬出入・清掃等、SRを必要としない作業に当てている。ビーム入射は通常1回/日であり、通常9:00a.m.までに終了する。9:00a.m.から12:00p.m.がユーザ時間である。通常は初期電流500mAで運用している。ユーザからの要望により、再入射を行うこともある。この場合、残った電子ビームを蓄積したままエネルギー600MeVから520MeVまで下げて、継ぎ足し入射を行う。昨年度までは、翌朝の7:00a.m.までをユーザ時間と

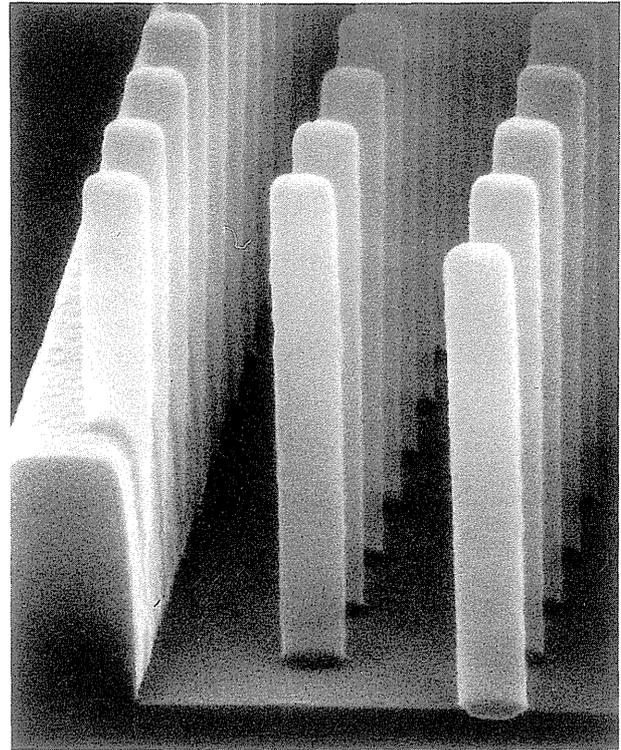


Fig.5 Demonstrative patterns with SR lithography. High-aspect-ratio 0.2 μm patterns are formed on an uneven substrate.

していたが、過去の実績として深夜に実験を行うユーザが皆無に近かったので、安全のために12:00p.m.にビームをゼロにおとしている。

毎年、4月下旬～5月上旬と12月中旬～1月中旬まで、He液化装置を含めて装置を停止し、設備の定期点検を実施している。この期間以外はHe液化装置は連続運転を行っており、1988年に運転を開始してから1993年7月までの総運転時間は42600時間であり、He冷凍設備の運転記録としては非常に長い値である。

3. LSI技術への応用

Super-ALISには3台のステッパが設置されている。1台はXRS200III（カール・ズース社製）で他の2台(SS-1・SS-2)はNTTが開発したものである。これらを用いてデバイス試作研究を行っている。図5は露光したテストパターンの走査電子顕

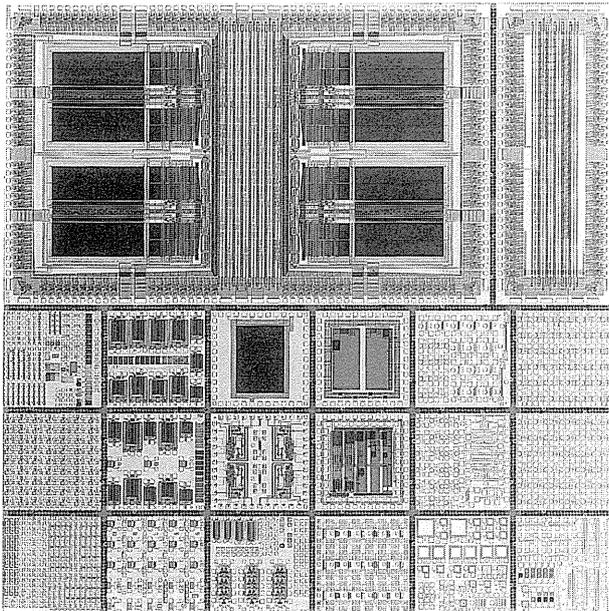


Fig.6 Fabricated test LSI chip with a size of 12-mm-square and a minimum feature size of $0.18 \mu\text{m}$, including 2 million transistors on it.

微鏡写真である。下地に大きな段差が有るにも関わらず、高いアスペクト比の $0.2 \mu\text{m}$ パターンが単純な一層レジストで形成できており、SRリソグラフィ技術の優位性の一つを端的に示している。図6は4層にSRリソグラフィを使用した12mm角、最小パターン寸法 $0.18 \mu\text{m}$ のテストLSIチップの写真である^{6),7)}。このチップに含まれるトランジスタ数は約200万個である。化学増感型のレジストであるSAL601-ER7(ネガ型)・EXP(ポジ型)の単層レジストを使用した。線巾変化 $\pm 10\%$ に対する露光余裕は20%と大きく、SRリソグラフィの特徴を示している。総合重ね合わせ精度は $\pm 0.25 \mu\text{m}$ (3σ)で、その内訳は、マスク精度： $\pm 0.1 \mu\text{m}$ 、ステッパのアライメント精度： $\pm 0.19 \mu\text{m}$ とまだ不十分な値である。試作デバイスの性能はほぼ設計通りであり、 $0.25 \mu\text{m}$ CMOSFETのゲートアレイの基本ゲート遅延は42psec/gateで、 $0.5 \mu\text{m}$ CMOSの約3倍の速度を達成した。試作した最新のデバイスは $0.2 \mu\text{m}$ のCMOS/SIMOXゲートアレ

イLSIである⁸⁾。 $0.5 \mu\text{m}$ LSIと比較して、10倍の集積密度でありながら、消費電力を1/10に抑さえたものである。1段当りの伝播遅延時間は動作電圧2V時で、30ps/stageと高速である。

4. SRリソグラフィの将来

SRリソグラフィ研究もテストデバイスができる程度にかなり進んだものといえる。数年以内には、実験室レベルで1Gbit-DRAMクラスデバイスの完動品が試作できると考えている。しかし、この技術を実用レベルにもっていくにはまだ装置として改良すべき点がある。光源に関しては、超電導リングも500mA程度のビームが蓄積できる事が示され、これは実用上十分な値である。ビームラインは、その透過効率がまだ数%であり、改善する必要がある。X線ミラーの反射率はほぼ理論限界に近い値が実現できている⁹⁾ので、改善の余地は少ない。改善すべき点としてミラー系や取出し窓の構成・窓材料・窓厚等の最適化がある。また、大電流SR照射に対する取出し窓の耐久性についても改良が必要である。ステッパは単体での重ね合わせ精度としては $\pm 0.02 \mu\text{m}$ と良いものが実現できているが、実際のデバイス製作環境でこの程度の性能を出すことが必要である。マスク精度は電子ビーム露光装置の精度で決っており、SRマスク描画用露光装置の開発が必要であろう。また、マスク製作プロセスを改善して、マスク欠陥数もゼロに低減する必要がある。

5. まとめ

Super-ALISでは、(a)超電導偏向磁石、(b)低エネルギー(15MeV)入射方式、を採用した。我々が開発に着手した当時は、これらはいずれも極めてリスクなものとしていた。しかし、(a)に関しては、Super-ALISをはじめ他の超電導リングにおいてもビーム蓄積に成功しており、現在では技術的に確立したとしてよい。また、(b)に関しては、Super-ALISにおいて、超電導偏向磁石の欠陥

にも関わらず、200mA蓄積ができており、この欠陥がなければもっと多くの電流が蓄積できたものと考えている。SRが産業応用だけではなく研究用としても広く使われるには装置の低価格化は不可欠であり、この為には15MeV入射方式は有望な方式であると考えている。確かに、15MeV入射方式は高エネルギー入射方式に比べて、大電流蓄積という点では不利ではある。しかし、我々の実験結果から、300mA程度は実現できると考えられ、既存のSRリングの蓄積電流を考慮すると、この程度の蓄積電流があれば、特殊なものは除いて大多数の応用には充分対応できると思われる。また、小型リングの特徴の一つである、装置を光源に近付けられるのでSR光の利用角度を大きくできる点や、現状のビームラインの透過効率は低く、これは改善できる余地を残している点などを考慮すれば、利用可能なSR光エネルギーを更に大きくできる可能性もある。以上の事より、15MeV入射方式の300mA程度の小型リングは経済的なSR光源として価値有るものと思われる。

Super-ALISでは1.2Aもの大電流蓄積を達成し、またその時のビームも安定であった。その電流制限主要因は設備定格であり、我々の実験は数アンペアオーダの超大電流小型SR装置の実現可能性を示したものと言える。この様な光源は、ある程度の広い領域を大強度照射する応用等には最適であると思われる。例えば表面光化学反応は将来の超微細加工技術としては注目されているが、その反応速度の遅さが問題とされている。超大電流

SR光源はこれを実用的なものにする可能性を持っており、新しい加工の世界を開くと考えている。

文献

- 1) T. Hosokawa, T. Kitayama, T. Hayasaka, S. Ido, Y. Uno, A. Shibayama, J. Nakata, K. Nishimura and M. Nakajima: Rev. Sci. Instrum. **60**, 1783 (1989).
- 2) A. Shibayama, T. Kitayama, T. Hayasaka, S. Ido, Y. Uno, T. Hosokawa, J. Nakata, K. Nishimura and M. Nakajima: Rev. Sci. Instrum. **60**, 1779 (1989).
- 3) T. Hosokawa, T. Kitayama, T. Hayasaka, S. Ido, Y. Uno, A. Shibayama, J. Nakata, K. Nishimura and M. Nakajima: Proc. IEEE 1989 Particle Accelerator Conference, 1949 (1989).
- 4) 中島雅之, 山田浩治, 井戸 敏, 細川照夫: 真空, **34** (9), 693 (1991).
- 5) K. Yamada, M. Nakajima and T. Hosokawa: Proc. of the 2nd European Particle Accelerator Conference, 1154 (1990).
- 6) K. Deguchi, K. Miyoshi, H. Ban, H. Kyuragi, S. Konaka and T. Matsuda: J. Vac. Sci. Technol., **B10** (6), 3145 (1992).
- 7) T. Ohno, Y. Kado, M. Harada and T. Tsuchiya: 1993 Symposium on VLSI Technology Digest of Technical Papers, 25 (1993).
- 8) H. Kyuragi, S. Konaka, T. Kobayashi, K. Deguchi, E. Yamamoto, S. Ohki and Y. Yamamoto: 1992 Symposium on VLSI Technology Digest of Technical Papers, 26 (1992).
- 9) S. Itabashi, I. Okada, T. Kaneko, S. Matsuo and H. Yoshihara: J. Vac. Sci. Technol., **A10** (5), 3312 (1992).